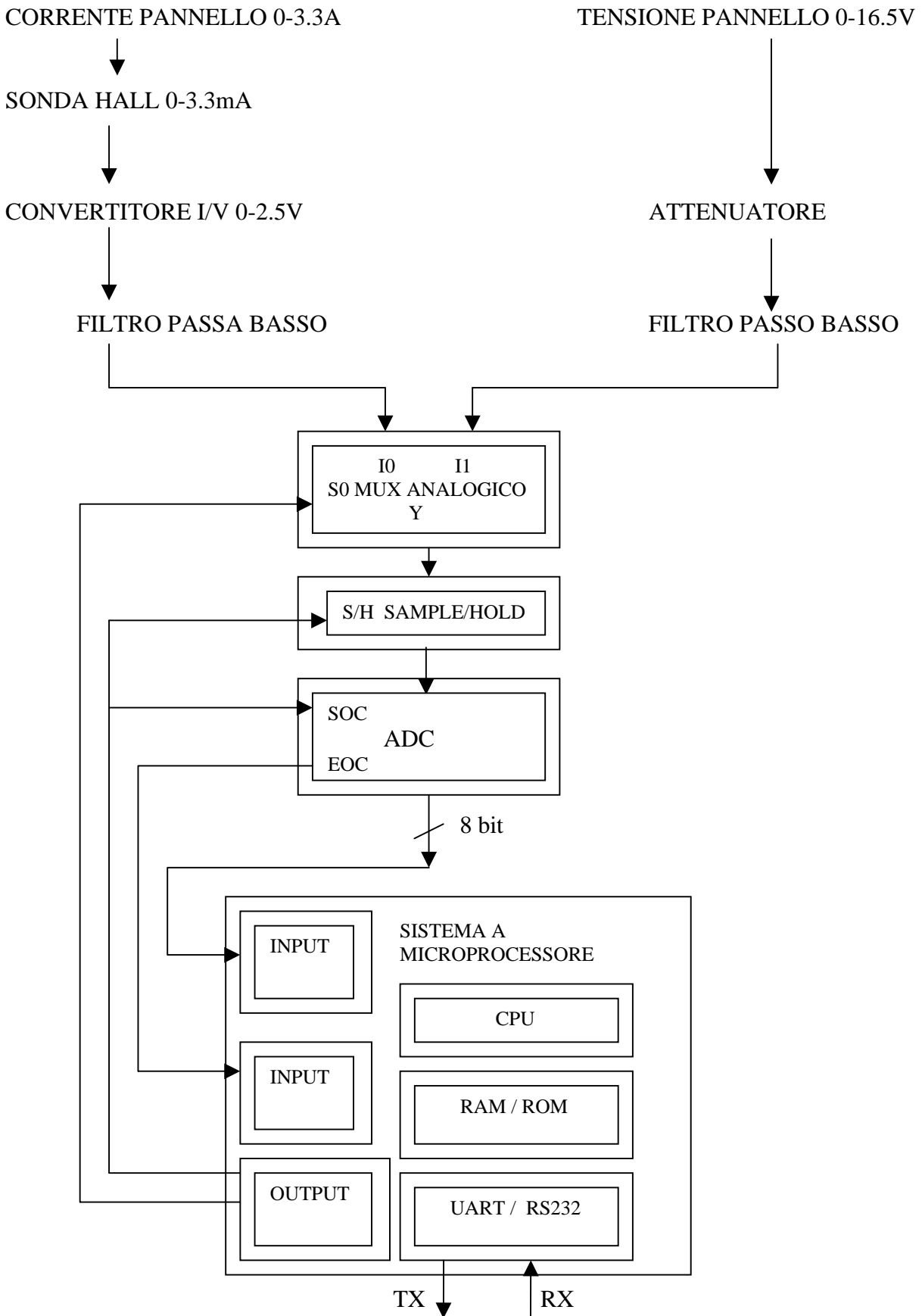


MATURITA' ELETTRONICA E TELECOMUNICAZIONI 2005

1. Schema a blocchi



SOLUZIONE

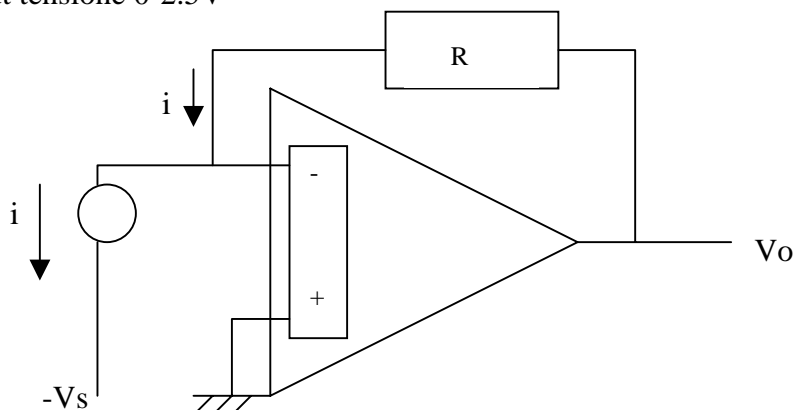
Il sistema di monitoraggio conterrà i seguenti blocchi:

- a- Moduli per la misura/adattamento della corrente del pannello: sensore di Hall e convertitore I/V
- b- Moduli per la misura/adattamento della tensione del pannello: inseguitore di disaccoppiamento e partitore resistivo
- c- Moduli per la conversione analogico digitale dei due segnali: Mux analogico a due ingressi, modulo S/H e modulo ADC. Tali elementi possono essere presenti in forma integrata in caso di impiego di microcontrollore per la gestione del sistema. Per valutare la necessità del modulo S/H può essere svolto il seguente ragionamento: il tempo di campionamento previsto dal testo è di 5 minuti, quindi (per il teorema del campionamento) la massima frequenza contenuta nei segnali non sarà superiore a $\frac{1}{2} * (1/300) = 1.67$ mHz. Scegliendo un ADC con risoluzione 8 bit (il testo non specifica il grado di risoluzione richiesto) e tempo di conversione $t_c = 100$ microsec, la massima frequenza contenuta nel segnale che può essere convertita senza modulo Sample/Hold è ottenuta dalla relazione $1/(\pi * 256 * t_c) = 12.4$ Hz. In questo caso il modulo Sample/Hold può essere superfluo.
- d- I filtri passa basso saranno eventualmente presenti qualora si voglia rilevare l'esatto andamento della potenza, in coerenza con un tempo di campionamento di 5 minuti. Avranno una frequenza di taglio di 1.67mHz per evitare errori di aliasing. Qualora si desideri il rilevamento dei valori istantanei della potenza senza altri requisiti, i filtri potranno essere tolti.
- e- Il sistema di acquisizione dati sarà gestito da un microprocessore o da un microcontrollore dotato di memoria ROM sufficiente per contenere il programma di gestione, di memoria RAM/Flash per contenere i dati acquisiti e le variabili di programma. Prevedendo un ADC da 8 bit, e acquisendo i due segnali ogni 5 minuti, sarà necessario uno spazio di almeno $2 * 24 * 60 / 5 = 576$ bytes per l'array dati, contenuto nella memoria flash. Il sistema sarà dotato un Port di Output a 8 bit, due dei quali verranno impiegati per comandare il segnale di S/H e StartConversion dei moduli S/H e ADC. Saranno presenti anche due port di input ad 8 bit, uno impiegato per acquisire l'uscita dell'ADC, mentre dell'altro verrà utilizzato un bit per acquisire il segnale End Of Conversion dell'ADC per la gestione in polling del convertitore. Tale segnale potrebbe essere invece collegato al piedino di Interrupt della CPU. Sarà infine presente un dispositivo UART per la trasmissione/ricezione seriale dei dati e un'interfaccia RS232 per il collegamento tramite modem al PC di raccolta dati. In alternativa si potrebbe pensare a una scheda di rete Ethernet per il collegamento tramite LAN o WAN al PC centrale.

2. Condizionamento dei segnali Convertitore I/V

Input corrente 0-3.3mA

Output tensione 0-2.5V



La corrente prodotta dal sensore di Hall avrà il verso indicato in modo da produrre un'uscita positiva.

$$R = V_o/i = 2.5 / .0033 = 757.6 \Omega$$

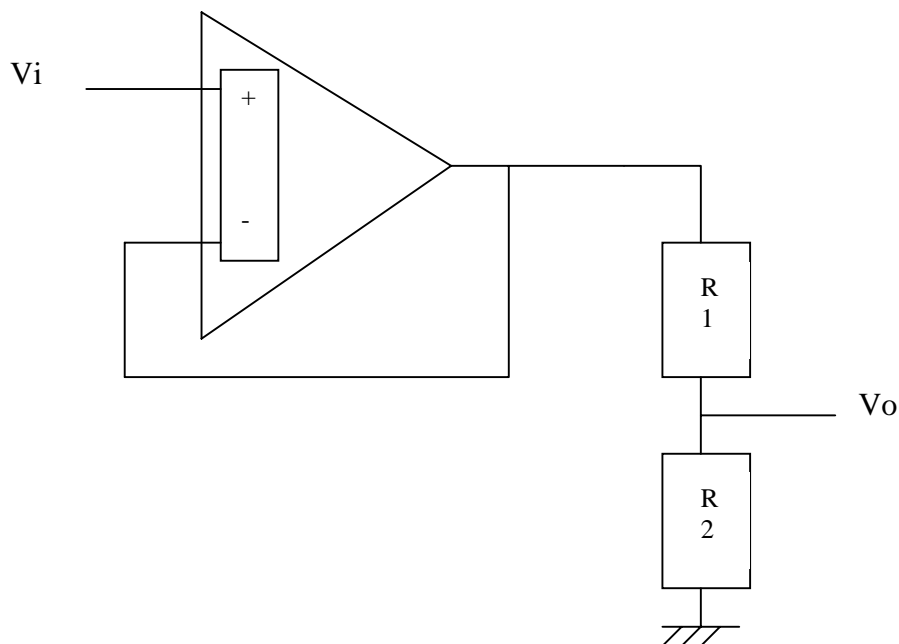
Potrà essere ottenuta da un R fissa in serie ad un trimmer per la successiva calibrazione.

L'alimentazione dell'OP potrà essere singola e pari a 5V.

Inseguitore-Attenuatore

Input tensione 0-16.5V

Output tensione 0-2.5V



L'attenuatore può essere realizzato con componenti passivi ipotizzando per l'impedenza di ingresso del mux un valore sufficientemente elevato che non carichi la resistenza R_2 . In caso contrario verrà previsto un inseguitore anche in uscita.

Per evitare di caricare il segnale del pannello fotovoltaico viene interposto un inseguitore con guadagno unitario.

$$V_o/V_i = R_2/(R_1+R_2) = 2.5/16.5 = 0.152$$

$$\text{Da cui } (R_1+R_2)/R_2 = 6.6$$

$$R_1/R_2 + 1 = 6.6$$

$$R_1/R_2 = 5.6$$

Ponendo $R_2 = 1K\Omega$, si ha $R_1 = 5.6K\Omega$

L'OP può essere alimentato con alimentazione singola $V_{cc} = 20V$. La corrente erogata dall'OP sarà pari a 3mA.

Anche qui potrà essere previsto un trimmer in serie ad una delle due resistenze per la successiva fase di calibrazione.

3. Tipo di convertitore ADC

Il convertitore ADC potrà essere ad approssimazioni successive, dotato dei segnali tipici per l'interfacciamento a microprocessore ossia: Start Of Conversion, End Of Conversion, Output Enable. Avrà, come precedentemente previsto, un tempo di conversione di 100 microsecondi e una risoluzione di 8 bit. Nel caso di impiego di microcontrollore, l'ADC (con mux e S/H) potrebbe già essere integrato nel componente.

4. Sistema di memorizzazione

Il sistema di memorizzazione sarà basato sulla presenza di memoria RAM/flash nel sistema a microprocessore e all'esecuzione del programma.

Il programma provvederà ad effettuare le acquisizioni ciclicamente alla scadenza di ogni 5 minuti e la memorizzazione dei dati in locazioni di memoria successive.

Il programma sarà anche in grado di rilevare le richieste di trasmissione dati da parte del calcolatore centrale tramite l'interfaccia seriale. La trasmissione avverrà con un opportuno protocollo di comunicazione.

5. Metodologie di collaudo

a) I circuiti di adattamento dei segnali e la sonda di Hall verranno collaudati applicando al loro ingresso dei segnali di prova (correnti 0-3.3A, tensioni 0-1.5V) e agendo sui trimmer previsti in modo da rilevare mediante multimetro u segnale 0-2.5V agli ingressi del mux.

b) I componenti per la conversione A/D verranno collaudati con un opportuno programma software che permetterà di monitorare all'oscilloscopio o all'analizzatore logico, la corretta generazione dei segnali di comando al mux, al S/H e all'ADC, e di verificare che i valori convertiti e memorizzati partendo da segnali noti siano quelli previsti.

c) L'interfaccia di comunicazione verrà collaudata con un opportuno programma software che permetta di verificare il corretto scambio di dati con il calcolatore remoto.

Prof. Giampiero Redondi

Docente di elettronica Itis Galvani Milano

Prof. Umberto Torelli

Docente di elettronica all'Itis Feltrinelli di Milano